

Zum Klienten:

Weitere Informationen zum Klienten und laufend neue Jobchancen erhalten Sie nach Ihrer Anmeldung und dem Onboarding durch Ihren Fachberater per Mail oder online. Wir freuen uns, Sie persönlich kennenzulernen!

Arbeitsort:

Zürich (X Kilometer und X Minuten von Ihrer Wohnadresse entfernt)

Jobbeschreibung:

Senior Custom Design Engineer (w/m/d)

Ihr Aufgabengebiet:

- Design und Verifikation von eingebetteten SRAM- oder Custom-Digital-Blöcken, einschliesslich Caches, Register Files, Datenpfaden und angrenzenden Schnittstellen
- Optimierung von PPA auf fortschrittlichen Nodes: Variations- und Stabilitätsabsicherung, Corner- und Monte-Carlo-Analysen, Reduktion von Leakage und dynamischer Leistungsaufnahme
- Integration für die Produktentwicklung: Definition sauberer digitaler Schnittstellen und Timing-Budgets für einen reibungslosen Digital-on-Top-Flow
- Planung und Durchführung der Silizium-Korrelation: Inbetriebnahme, Charakterisierungsaufbauten, Analyse von ATE-Daten, Klärung von Errata und Umsetzung von Fixes
- Enge Zusammenarbeit mit dem Layout-Team bereits in der Floorplan-Phase bezüglich Guarding, Shielding und Routing-Topologie; Review der Extraktion und Lösung von EM/IR-Problemen
- Weiterentwicklung von Methoden durch Skripte für Charakterisierung, Regression und Reporting (Python oder Tcl) sowie Erstellung von Spezifikationen, Checklisten und wiederverwendbaren Unterlagen

Was Sie ausmacht:

- Master- oder Dokortitel in Elektrotechnik oder Computer Engineering und mindestens 5 Jahre Erfahrung im Custom-Digital-, Analog- oder SRAM-Design
- Nachweisliche Verantwortung über vollständige Design-Zyklen auf Sub-Block-Ebene
- Fundiertes Verständnis von High-Performance- und Low-Power-Schaltungsdesign auf FinFET-Nodes, inklusive Bitcell-Stabilität und Peripherie-Trade-offs
- Fähigkeit, klare Schnittstellen und Anforderungen über Teams hinweg zu formulieren und zu kommunizieren; strukturierte, selbstständige und lieferorientierte Arbeitsweise
- Erfahrung mit Scripting zur Automatisierung und Charakterisierung (Python, Tcl) von Vorteil
- Erfahrung mit Speicher-Compiler-Entwicklung, -Charakterisierung oder -Verifikation von Vorteil
- DTCO- oder STCO-Erfahrung zur Abstimmung von Device-, Bitcell- und Peripherie-Entscheidungen auf Produktziele von Vorteil
- Kreative Denkweise und Streben nach kontinuierlicher Verbesserung im Hinblick auf extreme Hardware-Optimierung

Was diese Stelle ausmacht:

- Zahlreiche individuelle Benefits